

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-233512

(43)公開日 平成11年(1999)8月27日

(51)Int.Cl.⁶
H 0 1 L 21/316
21/768

識別記号

F I
H 0 1 L 21/316
21/90

X
M
K

審査請求 有 請求項の数16 O L (全 12 頁)

(21)出願番号 特願平10-30178
(22)出願日 平成10年(1998)2月12日

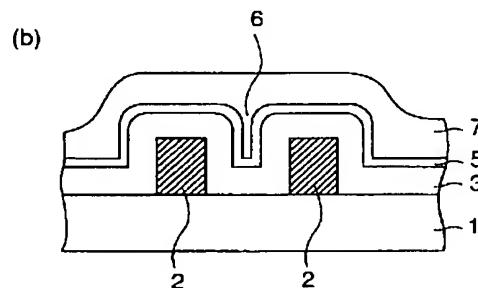
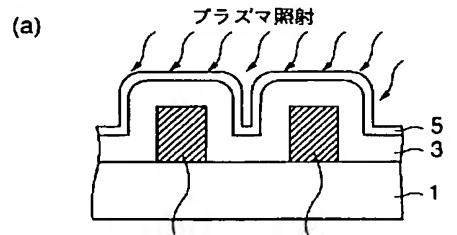
(71)出願人 390002761
キヤノン販売株式会社
東京都港区三田3丁目11番28号
(71)出願人 391007873
株式会社半導体プロセス研究所
東京都港区港南2-13-29
(72)発明者 西本 裕子
東京都港区港南2-13-29 株式会社半導
体プロセス研究所内
(72)発明者 鈴木 摂
東京都港区港南2-13-29 株式会社半導
体プロセス研究所内
(74)代理人 弁理士 岡本 啓三

(54)【発明の名称】 下地表面改質方法及び半導体装置の製造方法

(57)【要約】

【課題】本発明は、酸素中にオゾンを含むオゾン含有ガスとTEOSなどを含んだ反応ガスを用いたCVD法による成膜前の下地表面改質方法に関し、下地層表面の状態によらずに下地層表面の表面依存性の影響を受けることなく、しかも微細かつ深い溝等を有する基板へも適用する。

【解決手段】成膜前に、基板上に下地絶縁膜5を形成し、下地絶縁膜5の表面をプラズマガスに曝して表面改質する。



- 【特許請求の範囲】
- 【請求項1】 成膜前に、基板上に下地絶縁膜を形成し、該下地絶縁膜の表面をプラズマガスに曝して表面改質することを特徴とする下地表面改質方法。
- 【請求項2】 前記基板は凹部領域を有することを特徴とする請求項1に記載の下地表面改質方法。
- 【請求項3】 前記凹部領域は、前記基板に形成された溝であり、又は絶縁層上に形成された配線層間の凹部であることを特徴とする請求項2に記載の下地表面改質方法。
- 【請求項4】 前記基板の表面にシリコン酸化膜又はシリコン窒化膜が露出していることを特徴とする請求項1乃至3のいずれかに記載の下地表面改質方法。
- 【請求項5】 前記下地絶縁膜はシリコン酸化膜、PSG膜、BSG膜又はBPSG膜のうちのいずれかであることを特徴とする請求項1乃至4のいずれかに記載の下地表面改質方法。
- 【請求項6】 前記シリコン酸化膜はテトラエチルオルソシリケートとオゾン含有ガスとを反応させて形成したものであることを特徴とする請求項5に記載の下地表面改質方法。
- 【請求項7】 前記オゾン含有ガスは酸素中のオゾン濃度が1%以下であることを特徴とする請求項6に記載の下地表面改質方法。
- 【請求項8】 前記シリコン酸化膜は、 SiH_2Cl_2 と N_2O とを反応させて形成したものであることを特徴とする請求項5に記載の下地表面改質方法。
- 【請求項9】 前記シリコン酸化膜は、テトラエチルオルソシリケートと酸素とを反応させて形成したものであることを特徴とする請求項5に記載の下地表面改質方法。
- 【請求項10】 前記下地絶縁膜の膜厚は100Å以上であることを特徴とする請求項1乃至請求項9のいずれかに記載の下地表面改質方法。
- 【請求項11】 前記下地絶縁膜の表面をプラズマガスに曝している間、前記基板を加熱することを特徴とする請求項1乃至請求項10のいずれかに記載の下地表面改質方法。
- 【請求項12】 前記基板加熱の温度は室温以上であることを特徴とする請求項11に記載の下地表面改質方法。
- 【請求項13】 前記基板加熱の温度は、100°C以上、400°C以下の範囲にあることを特徴とする請求項12に記載の下地表面改質方法。
- 【請求項14】 前記プラズマガスは、少なくとも NH_3 、He、Ar、 O_2 、又は N_2O のうちのいずれかを用いて生成されたものであることを特徴とする請求項1乃至請求項13のいずれかに記載の下地表面改質方法。
- 【請求項15】 請求項1乃至請求項14に記載の下地表面改質方法により下地絶縁膜表面の改質を行った後

- に、前記下地絶縁膜の上に絶縁膜を形成することを特徴とする半導体装置の製造方法。
- 【請求項16】 前記絶縁膜は、酸素中のオゾン濃度が4%以上であるオゾン含有ガスとテトラエチルオルソシリケートとを反応させて形成したシリコン酸化膜であることを特徴とする請求項15に記載の半導体装置の製造方法。
- 【発明の詳細な説明】
- 【0001】
- 10 【発明の属する技術分野】本発明は、下地表面改質方法及び半導体装置の製造方法に関し、特に酸素(O_2)中にオゾン(O_3)を含むオゾン含有ガスとテトラエチルオルソシリケート(TEOS:Tetraethylorthosilicate)とを含んだ反応ガス(以下、 O_3 /TEOS反応ガスと記す。)を用いたCVD(Chemical Vapor Deposition)法による成膜前の下地表面改質方法及び半導体装置の製造方法に関する。
- 【0002】
- 【従来の技術】 O_3 /TEOS反応ガスを用いたCVD法により20成膜した膜(以下、 O_3 /TEOS CVD SiO_2 膜と記す。)は、 O_2 中の O_3 濃度が高いほど、緻密で、エッティングレートが小さく、高温熱処理しても収縮せず、水分の含有量が少なく、フロー特性の良いものが得られる。以下、高濃度の O_3 を含む O_3 /TEOS反応ガス(以下、High O_3 /TEOS反応ガスと記す。)を用いて成膜したシリコン酸化膜のことをHigh O_3 /TEOS CVD SiO_2 膜と記し、又、低濃度の O_3 を含む O_3 /TEOS反応ガス(以下、Low O_3 /TEOS反応ガスと記す。)を用いて成膜したシリコン酸化膜のことをLow O_3 /TEOS CVD SiO_2 膜と記す。
- 30 【0003】High O_3 /TEOS CVD SiO_2 膜は、下地層の表面の状態に大きく依存する。特に、 SiO_2 膜あるいは Si_3N_4 膜等の表面上にHigh O_3 /TEOS CVD SiO_2 膜を成膜すると異常成長が生じ、図11に示すように、膜のポーラス化、膜の表面の表面荒れ、成膜速度の低下を生じる。一方、下地層の表面上にLow O_3 /TEOS CVD SiO_2 膜を成膜した場合、このLow O_3 /TEOS CVD SiO_2 膜には上述したHigh O_3 /TEOS CVD SiO_2 膜のような異常成長は見られない。しかし、Low O_3 /TEOS CVD SiO_2 膜は、High O_3 /TEOS CVD SiO_2 膜に比べて、緻密性等の膜質が劣る。
- 40 【0004】したがって、下地層の表面状態に影響を受けないようにしてHigh O_3 /TEOS CVD SiO_2 膜を成膜することが、スムースな膜形成、高品質の膜形成、狭い凹部領域への良好な埋込み性を得るために必要となる。従来、High O_3 /TEOS CVD SiO_2 膜の成膜前に下地層の表面依存性を消去するための方法には、以下のようないがある。
- 【0005】(1) 第1に、図12(a)に示すように、下地層120の表面にプラズマを照射する方法があり、改質された下地層120上に、図12(b)に示す50ように、High O_3 /TEOS CVD SiO_2 膜121を形成する。

(2) 第2に、図13(a)に示すように、下地層130を被覆してプラズマCVD法により下地絶縁膜のプラズマSiO₂膜131を成膜する方法があり、下地絶縁膜131上に、図13(b)に示すように、High O₃/TEOS CVD SiO₂膜132を成膜する。

【0006】プラズマSiO₂膜131を成膜する際のプラズマCVD法による成膜の条件に応じて、High O₃/TEOS CVD SiO₂膜132と成膜上適合性の良いプラズマSiO₂膜131を得ることができる。したがって、下地層130の表面上に、この適合性の良いプラズマSiO₂膜131を下地絶縁膜として成膜した後に、プラズマSiO₂膜131表面上にHigh O₃/TEOS CVD SiO₂膜132を成膜すれば、優れた膜質を持ったHigh O₃/TEOS CVD SiO₂膜を得ることができる。

【0007】(3) 第3に、図14(a)に示すように、下地層140の表面を被覆して下地絶縁膜のLow O₃/TEOS CVD SiO₂膜141あるいは低圧下で形成したO₃/TEOS CVD SiO₂膜(以下、低圧O₃/TEOS CVD SiO₂膜と記す。)141を成膜する方法があり、下地絶縁膜141上に、図14(b)に示すように、High O₃/TEOS CVD SiO₂膜142を成膜する。High O₃/TEOS CVD SiO₂膜142は、Low O₃/TEOS CVD SiO₂膜または低圧O₃/TEOS CVD SiO₂膜141と適合性が良く、その上での成膜レートが速いため、形成しやすい。

【0008】

【発明が解決しようとする課題】しかしながら、上述した従来の方法ではそれぞれ以下のような問題がある。即ち、

(1) 下地層120の表面をプラズマ照射する方法では、下地層120表面の種類やプラズマ照射の条件により、下地層120の表面依存性を消去できる場合とできない場合がある。そのため、プラズマ照射の条件は全ての下地層120について共通化、標準化できるというものではなく、下地層120の状態に合わせてその都度最適化が必要であった。

【0009】(2) 下地絶縁膜としてプラズマSiO₂膜131を成膜する方法では、プラズマSiO₂膜131は、ステップカバリッジが悪く、微細かつ深い溝等のある下地層への適用には向いていない。

(3) High O₃/TEOS CVD SiO₂膜142の成膜前に下地絶縁膜としてLow O₃/TEOS CVD SiO₂膜141あるいは低圧O₃/TEOS CVD SiO₂膜141を形成する方法では、Low O₃/TEOS CVD SiO₂膜等141は等方的膜形成特性を持っており、さらに、下地層130の表面依存性の影響を受けないようにするために、膜厚として、1000Å以上の厚さを必要とする。したがって、微細かつ深い溝等のある下地層への適用には向いていない。また、Low O₃/TEOS CVD SiO₂膜等141は、High O₃/TEOS CVD SiO₂膜に比べて緻密性が低く、下地絶縁膜としては不向きである。

【0010】本発明は、係る従来例の問題点に鑑みて創作されたものであり、下地層表面の状態によらずに下地層表面の表面依存性の影響を受けることなく、しかも微細かつ深い溝等(例えば、トレンチ溝、メタル配線層間、メタル下層間など)を有する下地層へも適用できる下地表面改質方法及び半導体装置の製造方法を提供することを目的とする。

【0011】

【課題を解決するための手段】上記した課題を解決するため、本発明は下地表面改質方法に係り、成膜前に、基板上に下地絶縁膜を形成し、該下地絶縁膜の表面をプラズマガスに曝して表面改質することを特徴としている。前記基板は、凹部領域、例えば基板に形成された溝、絶縁層上に形成された配線層間の凹部を有することを特徴としている。

【0012】また、前記シリコン酸化膜はテトラエチルオルソシリケートとオゾン含有ガスとを反応させて形成したものであり、オゾン含有ガスは酸素中のオゾン濃度が1%以下であることを特徴としている。また、前記下地絶縁膜の膜厚は100Å以上であることを特徴としている。また、前記プラズマガスは、少なくともN₂H₄, He, Ar, O₂, 又はN₂Oのうちのいずれかを用いて生成されたものであることを特徴としている。

【0013】また、上記した課題を解決するため、本発明は半導体装置の製造方法に係り、上記下地表面改質方法により下地絶縁膜表面の改質を行った後に、前記下地絶縁膜の上に絶縁膜を形成することを特徴としている。前記絶縁膜は、酸素中のオゾン濃度が4%以上であるオゾン含有ガスとテトラエチルオルソシリケートとを反応させて形成したシリコン酸化膜であることを特徴としている。

【0014】本発明の下地表面改質方法によれば、成膜前に、基板上に下地絶縁膜を形成し、さらに下地絶縁膜の表面をプラズマ照射している。成膜前に、基板上に下地絶縁膜を形成しているので、基板表面の状態によらずに基板の表面依存性の影響を回避することができる。さらに、下地絶縁膜の表面をプラズマ照射しているため、下地絶縁膜の表面を改質することができる。この場合、品種ごとに異なる表面状態を有すると考えられる基板の表面そのものではなくて基板表面に形成した下地絶縁膜の表面を改質すればよいため、共通化、標準化した表面改質方法を得ることができる。

【0015】これにより、下地絶縁膜上に成膜する場合、下地絶縁膜の表面が改質されているため、下地表面依存性の影響を受けずに下地絶縁膜上に絶縁膜等を成膜することができる。また、本願発明者の実験によれば、下地絶縁膜にプラズマ照射すれば、基板の表面依存性の影響を受けなくなる下地絶縁膜の膜厚をより薄くすることができますことがわかった。

【0016】例えば、O₂中のO₃の濃度が1%以下の

オゾン含有ガスとテトラエチルオルソシリケート（TEOS）ガスとを用いて下地絶縁膜を形成した場合、基板の表面依存性の影響を受けなくなる最小膜厚100Åを得た。本発明によれば、下地絶縁膜の表面をプラズマ照射しているため、下地絶縁膜の膜質が緻密になり、下地絶縁膜の膜厚を薄くしても基板の表面依存性の影響を受けなくすることができる。

【0017】また、下地絶縁膜の膜厚を薄くすることができるので、本願発明者の実験結果によれば、トレンチ溝、メタル配線層間、メタル下層間等の0.1μm程度の非常に狭い幅の凹部領域を有する基板への下地絶縁膜の形成が可能となる。特に、低濃度オゾンを含むオゾン含有ガスとTEOSとを用いて非常に狭い幅の凹部領域を有する基板表面に下地絶縁膜を成膜した場合、平坦性、ステップカバリッジ性、埋め込み性が優れ、しかも緻密性が高い下地絶縁膜が得られることがわかった。

【0018】さらに、本発明の半導体装置の製造方法によれば、絶縁膜の成膜前に、基板上に下地絶縁膜を成膜した後、プラズマ照射により下地絶縁膜表面を改質し、その上に絶縁膜を成膜している。このため、微細かつ深い溝等（例えば、トレンチ溝、メタル配線層間、メタル下層間など）を有する基板へも適用でき、かつ基板の表面依存性の影響を受けずに、膜質のよい絶縁膜を成膜することができる。

【0019】特に、1%以下の低濃度オゾンを含むオゾン含有ガスとTEOSを用いて下地絶縁膜を形成し、改質された下地絶縁膜上に4%以上の高濃度オゾンを含むオゾン含有ガスとTEOSを用いて絶縁膜を形成した場合には、下地絶縁膜と絶縁膜との成膜上の適合性が非常によく、好ましい組み合わせである。

【0020】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態に係る成膜前の下地表面改質方法及び半導体装置の製造方法について説明する。本実施の形態では、シリコンウェハ1上にLow O₃/TEOS CVD SiO₂膜5を形成した後に、Low O₃/TEOS CVD SiO₂膜5の表面をNH₃プラズマ中に曝してLow O₃/TEOS CVD SiO₂膜5の表面を改質し、その後、Low O₃/TEOS CVD SiO₂膜5の表面上にHigh O₃/TEOS CVD SiO₂膜7を形成している。

【0021】Low O₃/TEOS CVD SiO₂膜5の表面へのプラズマ照射に用いる装置は、図9に示す陽極結合方式の平行平板型のプラズマ装置である。この装置のチャンバ91内には、上部電極R F 92と下部電極L F 93が対向して設置されており、上部電極R F 92には、周波数13.56MHzの高周波電源94が接続されていて、下部電極L F 93には380KHzの低周波電源95が接続されている。チャンバ91には、ガス導入配管96が接続されており、このガス導入配管96からNH₃ガスをチャンバ91内に導入する。

【0022】次に、上記表面改質処理装置を用いて下地

表面改質処理を行う方法について説明する。図1は、本発明の実施の形態の下地表面改質方法を用いた半導体装置の製造方法を示す断面図である。まず、図1(a)に示すように、シリコンウェハ1上にポリシリコン膜を形成した後、パターニングして配線2を形成する。このとき、隣接する配線2間の間隔が、0.5μmとなるようにパターニングする。

【0023】次に、図1(b)に示すように、シリコンウェハ1及び配線2を覆うように膜厚200nmのシリコン窒化膜(Si₃N₄膜)3を形成する。このとき、隣接する配線2間に、幅が0.1μmであり、深さが0.5μmであるSi₃N₄膜3で被覆された溝(凹部)4が形成される。以上が基板を構成する。そして、Si₃N₄膜3の表面の温度が400℃となるように加熱した後に、Si₃N₄膜3の表面を、O₂中の濃度が1%以下である低濃度のO₃を含んだオゾン含有ガスとTEOSの混合ガス（以下、Low O₃/TEOS反応ガスと称する。）に曝す。

【0024】所定時間の後に、図1(c)に示すように、Si₃N₄膜3の表面上に、Low O₃/TEOS CVD SiO₂膜5(下地絶縁膜)が形成される。このとき、Low O₃/TEOS CVD SiO₂膜5は、膜厚が100Å以上となるように形成する。Low O₃/TEOS CVD SiO₂膜5の膜厚を100Åと薄くするのは、狭い幅の溝4へのステップカバーレージ性を低下させずに狭い幅の溝4内を被覆するためである。また、100Åを下限とするのは、基板の表面依存性の影響を受けないようにするためである。

【0025】また、Si₃N₄膜3で被覆された溝4内にLow O₃/TEOS CVD SiO₂膜5が形成されるため、Low O₃/TEOS CVD SiO₂膜5により覆われた溝6は、幅が0.08μmとなり、深さが0.49μmとなる。さらに、図2(a)に示すように、Low O₃/TEOS CVD SiO₂膜5の表面の温度が350℃となるように加熱した後に、Low O₃/TEOS CVD SiO₂膜5の表面をアンモニア(NH₃)のプラズマ流に1.5秒乃至5分間程度接触させ、Low O₃/TEOS CVD SiO₂膜5の表面の表面改質処理を行う。

【0026】このとき、Si₃N₄膜3の表面をLow O₃/TEOS CVD SiO₂膜5で被覆しているため、下地の種類に係わることなく、Low O₃/TEOS CVD SiO₂膜5の表面だけを改質すればよいので、下地表面改質条件を共通化、標準化することができる。また、改質によりLow O₃/TEOS CVD SiO₂膜5は緻密化されてHigh O₃/TEOS CVD SiO₂膜と同等の膜質とすることができます。このため、Low O₃/TEOS CVD SiO₂膜5の膜厚を100Åまで薄くしているにもかかわらず、Si₃N₄膜3の表面依存性の影響を受けないようにすることができる。従って、微細、かつ深い溝等を有する基板の表面改質も可能となる。

【0027】次に、図2(b)に示すように、Low O₃/TEOS CVD SiO₂膜5の表面の温度が400℃となるように加熱した後に、O₂中の濃度が4%以上の高濃度のO₃を含むオゾン含有ガスとTEOSとの混合ガス（以下、High O₃/TEOS反応ガスと称する。）に曝す。

$\text{h}\text{O}_3/\text{TEOS}$ 反応ガスと称する。) を用いたプラズマ CVD 法により、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の表面に $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 を形成する。このとき、 $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 は、溝 6 内を完全に埋め、さらに、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 を完全に覆うことになる。

【0028】 Si_3N_4 膜 3 の表面を $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 で被覆して Si_3N_4 膜 3 の表面依存性の影響を受けないようにし、かつ $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の表面を改質している。このため、異常成長を生じさせることなく、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 上に $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 を形成することができる。次に、本願発明者の行った実験について以下に説明する。以下の 3 つの項目について調査した。

【0029】第 1 に、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の膜厚に対する $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 の成膜速度比を調べ、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の膜厚と表面依存性との関係を調べた。第 2 に、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の表面へのプラズマ照射時間に対する $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 の成膜速度比と、 $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 を成膜する際の下地表面依存性について調べた。

【0030】第 3 に、成膜した $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 の平坦性、ステップカバリッジ性、及び埋め込み性についても調べた。以下に上記実験の詳細な内容とその結果について説明する。シリコン窒化膜の上に下地絶縁膜として $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 を形成し、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の表面へのプラズマ照射は、 NH_3 プラズマ流を用いて 2 分間行った。

【0031】図 3 は、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の膜厚に対する $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 の成膜速度比を示すグラフである。横軸に $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の膜厚をとり、縦軸に成膜速度比をとった。成膜速度比とは、シリコンウエハ 1 上に直接 $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 を成膜したときの成膜速度に対する、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 上に $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 を成膜したときの成膜速度の比を表したものである。

【0032】図 3 に示す結果より、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の膜厚が 100 Å 以上あれば、 $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 の成膜速度はシリコンウエハ 1 上に成膜したときとほとんど変わりがなくなるが、膜厚 100 Å 以下であれば、膜厚が薄くなるほど徐々に成膜速度が遅くなり、0 Å に近づくとシリコンウエハ 1 上に成膜したときの成膜速度の約 80 % に近づいていくことがわかる。

【0033】したがって、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の膜厚は 100 Å 以上あれば、成膜速度をシリコンウエハ 1 上に成膜したときと同じ程度にすることができ、 $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 を成膜する際の下地表面依存性を消去することができる。図 4 は、プラズマ照射時間に対する成膜速度比を示すグラフである。横軸に $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の表面のプラズマ照射時間をとり、縦軸に $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 の成膜速

度比をとった。成膜速度比は図 3 と同じことを意味する。

【0034】この場合、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の膜厚を 100 Å 一定とした。図 4 より、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 へのプラズマ照射時間が約 1 分以下では、成膜速度がシリコンウエハ 1 上に直接 $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 を成膜したときの成膜速度よりも早くなり、下地依存性の影響を完全に除くことができる事がわかった。また、一分以上プラズマ照射時間を長しても、急速に成膜速度が遅くなることはなく、十分に実用に耐え得ると考えられる。このように、プラズマ照射時間に関して、下地依存性の改善効果に対するマージンが広いことが分かった。

【0035】図 10 (a), (b) は、本実施例に係る製造方法及び製造条件により成膜した $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 の断面形状や表面状態を示す写真である。図 10 (a), (b) に示すように、成膜した $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 は、平坦性、ステップカバリッジ性、及び埋め込み性が優れている事が分かる。なお、本実施の形態では、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 を用いているが、そのかわりに、PSG(Phosphosilicate glass) 膜、BSG(Borophosphosilicate glass) 膜、BPSG(Borophosphosilicate glass) 膜、低圧 $\text{O}_2/\text{TEOS SiO}_2$ 膜、 SiH_2Cl_2 と N_2O を反応させて形成する $\text{SiH}_2\text{Cl}_2/\text{N}_2\text{O SiO}_2$ 膜、又は O_2 と TEOS を反応させて形成する $\text{O}_2/\text{TEOS SiO}_2$ 膜のうちのいずれかを用いてもよい。

【0036】PSG 膜を成膜する場合の成膜用ガスとして、 O_3 と TEOS と TMP(Trimethylphosphite:P(OCH₃)₃) 又は TMOP(Trimethylphosphate:PO(OCH₃)₃) との混合ガスを用い、BSG 膜を成膜する場合の成膜用ガスとして、 O_3 と TEOS と TMB(Trimethylborate:B(OCH₃)₃) との混合ガスを用い、BPSG 膜を成膜する場合の成膜用ガスとして、 O_3 と TEOS と TMB と TMP 又は TMOP との混合ガスを用いることができる。

【0037】PSG 膜、BSG 膜、BPSG 膜、又は低圧 $\text{O}_2/\text{TEOS SiO}_2$ 膜のうちのいずれかを成膜するとき、 Si_3N_4 膜 3 の表面が 350 °C 以上となるように加熱する。また、 $\text{SiH}_2\text{Cl}_2/\text{N}_2\text{O SiO}_2$ 膜、又は $\text{O}_2/\text{TEOS SiO}_2$ 膜のうちのいずれかを成膜するときには、 Si_3N_4 膜 3 の表面が 650 °C 以上となるように加熱する。Low $\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の表面にプラズマ照射している間、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の表面の加熱温度は、室温以上であればよく、より好ましくは、100 °C ~ 400 °C であればよい。

【0038】さらに、 $\text{High}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 7 の成膜時において、 $\text{Low}\text{O}_3/\text{TEOS CVD SiO}_2$ 膜 5 の表面の温度を 400 °C としているが、温度 350 °C 以上であればよい。また、プラズマ処理に用いるガスは、 NH_3 が表面改質に関して最も大きな効果を得ることができるが、 NH_3 のかわりに、 Ar , He , N_2O , N_2 , O_2 等を用いてもよい。

(第 1 の実施例) 図 5 は、本発明の第 1 の実施例に係る

本発明の下地表面改質方法について示す断面図である。【0039】本実施例では、シリコンウエハ51に幅が0.1μmのトレンチ溝(凹部)52を形成し、次いでこのトレンチ溝52を被覆して下地絶縁膜を形成する。そして、下地絶縁膜の平坦性、ステップカバリッジ性及び埋め込み性について調べた。まず、シリコンウエハ51上に薄い膜厚のシリコン酸化膜(SiO₂膜)53を形成した後に、SiO₂膜53上にSi₃N₄膜54を形成する。

【0040】次いで、パターニングにより、トレンチを形成すべきところのSi₃N₄膜54及びSiO₂膜53を幅150nmにわたって除去する。次いで、パターニングしたSi₃N₄膜54及びSiO₂膜53をマスクにしてシリコンウエハ51をエッチングし、幅が150nmのトレンチ溝52を形成する。

【0041】次に、熱酸化によりトレンチ溝52内に露出したシリコンウエハ51表面にSiO₂膜53を形成し、平坦部分のSiO₂膜53と繋げる。以上が基板を構成する。次いで、SiO₂膜53上及びSi₃N₄膜54上に膜厚10nmで均一にLow O₃/TEOS CVD SiO₂膜55を形成した後に、Low O₃/TEOS CVD SiO₂膜55の表面をNH₃プラズマに曝してLow O₃/TEOS CVD SiO₂膜55の表面を改質する。

【0042】次に、Low O₃/TEOS CVD SiO₂膜55の表面上にHigh O₃/TEOS CVD SiO₂膜56を形成する。この実験によれば、異なる材料が基板表面に露出しているが、基板表面を被覆してLow O₃/TEOS CVD SiO₂膜55を形成しているので、材料が異なることによる表面依存性の影響を受けなくなるようにすることができる。

【0043】また、Low O₃/TEOS CVD SiO₂膜55にプラズマ照射しているので、Low O₃/TEOS CVD SiO₂膜55の膜厚を薄くすることができ、これにより、100nm以下のトレンチ溝52等の狭い凹部領域への成膜が可能となる。また、Low O₃/TEOS CVD SiO₂膜55を用いているので、下地絶縁膜の平坦性、ステップカバリッジ性及び埋め込み性が優れている。

【0044】したがって、微細、かつ深い溝等の狭い凹部領域を有する基板に本発明を適用することが可能となる。

(第2の実施例) 図6は、本実施例に係る下地表面改質方法およびそれを用いた半導体装置の製造方法について示す断面図である。本実施例では、シリコンウエハ61上の絶縁膜の上に形成された配線層とこの配線層を被覆するプラズマSiO₂膜とで構成される基板に本発明を適用している。

【0045】まず、シリコンウエハ61上にSiO₂膜62を形成した後、SiO₂膜62上にAl及びTiNからなる配線63を形成する。次いで、配線63を被覆して膜厚0.1μmのプラズマSiO₂膜64を形成する。プラズマSiO₂膜64は水分に対する配線保護の役目をする。次に、隣接する配線63に沿ってできた溝66内のプラズマSiO₂

膜64上及びプラズマSiO₂膜64上に、膜厚0.05μmのLow O₃/TEOS CVD SiO₂膜65を形成する。このとき、Low O₃/TEOS CVD SiO₂膜65は下地との適合性が良いため全体にわたって均一な膜厚のLow O₃/TEOS CVD SiO₂膜65が形成される。

【0046】次いで、Low O₃/TEOS CVD SiO₂膜65の表面をNH₃プラズマ中に曝してLow O₃/TEOS CVD SiO₂膜65の表面を改質する。続いて、溝66内外のLow O₃/TEOS CVD SiO₂膜65の表面にHigh O₃/TEOS CVD SiO₂膜67を形成する。この実験によれば、Low O₃/TEOS CVD SiO₂膜65の膜厚を薄くしているので、プラズマSiO₂膜で被覆された配線層間の狭い凹部領域への成膜が可能である。

【0047】また、Low O₃/TEOS CVD SiO₂膜65を用いているので、凹部領域に成膜したLow O₃/TEOS CVD SiO₂膜65は平坦性、ステップカバリッジ性及び埋め込み性が優れている。したがって、微細、かつ深い溝等の狭い凹部領域を有する基板に本発明を適用することが可能となる。

20 (第3の実施例) 図7は、本実施例に係る下地表面改質方法およびそれを用いた半導体装置の製造方法について示す断面図である。本実施例では、半導体基板の絶縁膜と、この上に狭い間隔を保って隣接して形成された配線とから構成される基板に本発明を適用する。そして、配線に直接接するように配線を被覆して下地絶縁膜を形成する。即ち、絶縁膜と導電膜の異なる材料が表面に露出している基板上に直接下地絶縁膜を形成する。

【0048】まず、シリコンウエハ71上にSiO₂膜72を形成し、さらにSiO₂膜72上にAl及びTiNからなる配線73を形成する。これらの配線73は、隣接する配線73間の間隔が250nmとなるように形成される。以上が基板を構成する。次に、SiO₂膜72上、配線73を被覆する膜厚20nmのLow O₃/TEOS CVD SiO₂膜75を形成する。このとき、Low O₃/TEOS CVD SiO₂膜75はあまり下地依存性の影響を受けにくいため配線73間の溝74内外にわたって均一な膜厚のLow O₃/TEOS CVD SiO₂膜75が形成される。

【0049】次いで、Low O₃/TEOS CVD SiO₂膜75の表面をNH₃プラズマに曝してLow O₃/TEOS CVD SiO₂膜75の表面を改質した後に、溝74内外のLow O₃/TEOS CVD SiO₂膜75の表面上にHigh O₃/TEOS CVD SiO₂膜76を形成する。この実験によれば、異なる材料が表面に露出している基板表面をLow O₃/TEOS CVD SiO₂膜75により被覆しているので、異なる材料が露出することによる表面依存性を抑制することができる。これにより、Low O₃/TEOS CVD SiO₂膜75上に表面依存性の影響を受けることなくHigh O₃/TEOS CVD SiO₂膜76を形成することができる。

【0050】また、Low O₃/TEOS CVD SiO₂膜75の膜厚を薄くしているので、配線層間の狭い凹部領域への成膜

11

が可能である。さらに、凹部領域に成膜したLow O_3 /TEOS CVD SiO₂膜7 5は平坦性、ステップカバリッジ性及び埋め込み性が優れている。したがって、微細、かつ深い溝等の狭い凹部領域を有する基板表面の改質に本発明を適用することが可能となる。

(第4の実施例) 図8は、本実施例に係る下地表面改質方法について示す断面図である。本実施例では、サイドウォールスペーサを配線の側部に備えた配線を被覆して下地絶縁膜を形成している。サイドウォールスペーサにより下地絶縁膜を被覆する際の段差が緩和される。

【0051】まず、シリコンウエハ8 1上にSiO₂膜8 2を形成した後、SiO₂膜8 2上にAl及びTiNからなる配線8 3を形成する。この配線8 3は、隣接する配線8 3間の間隔が100nmとなるように形成する。次いで、配線8 3を被覆してSiO₂(又はSi₃N₄)膜を形成したのち異方性エッチングにより配線8 3の両側面にサイドウォールスペーサ8 4を形成する。これにより、配線8 3の側面は裾拡がりの形状となり、段差を緩和する。サイドウォールスペーサ8 4間に溝が形成される。以上が基板を構成する。

【0052】次に、配線8 3を被覆して、膜厚10nmのLow O_3 /TEOS CVD SiO₂膜8 5を形成する。このとき、溝の内外に均一な膜厚のLow O_3 /TEOS CVD SiO₂膜8 5が形成される。次いで、Low O_3 /TEOS CVD SiO₂膜8 5の表面をNH₃プラズマ中に曝してLow O_3 /TEOS CVD SiO₂膜8 5の表面を改質する。

【0053】次に、溝8 6の内外のLow O_3 /TEOS CVD SiO₂膜8 5の表面上にHigh O_3 /TEOS CVD SiO₂膜8 7を形成する。この結果より、異なる材料が表面に露出している基板表面をLow O_3 /TEOS CVD SiO₂膜8 5により被覆しているので、異なる材料が露出することによる表面依存性を抑制することができる。これにより、Low O_3 /TEOS CVD SiO₂膜8 5上に表面依存性の影響を受けることなくHigh O_3 /TEOS CVD SiO₂膜8 6を形成することができる。また、Low O_3 /TEOS CVD SiO₂膜8 5の膜厚を薄くしているので、配線層間の狭い凹部領域への成膜が可能である。さらに、凹部領域に成膜したLow O_3 /TEOS CVD SiO₂膜8 5は平坦性、ステップカバリッジ性及び埋め込み性が優れている。したがって、微細、かつ深い溝等の狭い凹部領域を有する基板表面の改質に本発明を適用することが可能となる。

【0054】

【発明の効果】以上のように、本発明の下地表面改質方法によれば、成膜前に、基板上に下地絶縁膜を形成し、さらに下地絶縁膜の表面をプラズマ照射している。成膜前に、基板上に下地絶縁膜を形成しているので、基板表面の状態によらずに基板の表面依存性の影響を回避することができる。

【0055】さらに、下地絶縁膜の表面をプラズマ照射しているため、下地絶縁膜の表面を改質することができ

12

る。この場合、基板の表面そのものではなくて基板表面に形成した下地絶縁膜の表面を改質すればよいため、共通化、標準化した表面改質方法を得ることができる。これにより、下地絶縁膜上に成膜する場合、下地絶縁膜の表面が改質されているため、下地表面依存性の影響を受けずに下地絶縁膜上に絶縁膜等を成膜することができる。

【0056】また、下地絶縁膜の表面をプラズマ照射しているため、下地絶縁膜の膜質が緻密になり、下地絶縁膜の膜厚を薄くしても基板の表面依存性の影響を受けにくくすることができる。従って、非常に狭い幅の凹部領域を有する基板への下地絶縁膜の形成が可能となる。特に、低濃度オゾンを含むオゾン含有ガスとTEOSとを用いて非常に狭い幅の凹部領域を有する基板表面に下地絶縁膜を成膜した場合、平坦性、ステップカバリッジ性、埋め込み性が優れ、しかも緻密性が高い下地絶縁膜が得られる。

【0057】さらに、本発明の半導体装置の製造方法によれば、絶縁膜の成膜前に、基板上に下地絶縁膜を成膜した後、プラズマ照射により下地絶縁膜表面を改質し、その上に絶縁膜を成膜している。このため、微細かつ深い溝等を有する基板へも適用でき、かつ基板の表面依存性の影響を受けずに、膜質のよい絶縁膜を成膜することができる。特に、1%以下の低濃度オゾンを含むオゾン含有ガスとTEOSを用いて下地絶縁膜を形成し、改質された下地絶縁膜上に4%以上の高濃度オゾンを含むオゾン含有ガスとTEOSを用いて絶縁膜を形成した場合には、下地絶縁膜と絶縁膜との成膜上の適合性が非常によく、好ましい組み合わせである。

【図面の簡単な説明】

【図1】本発明の実施の形態の下地表面改質方法に係る半導体装置の製造方法を示す断面図(その1)である。

【図2】本発明の実施の形態の下地表面改質方法に係る半導体装置の製造方法を示す断面図(その2)である。

【図3】本実施例に係るLow O_3 /TEOS CVD SiO₂膜の膜厚に対するHigh O_3 /TEOS CVD SiO₂膜の成膜速度比を示すグラフである。

【図4】本実施例に係るプラズマ照射時間に対する成膜速度比を示すグラフである。

【図5】本実施例に係るトレンチ溝に本発明を適用した例について示す断面図である。

【図6】本実施例に係るプラズマSiO₂膜で被覆したメタル配線層間に本発明を適用した例について示す断面図である。

【図7】本実施例に係る材質の異なる配線から構成されるメタル配線層間に本発明を適用した例について示す断面図である。

【図8】本実施例に係るサイドウォールスペーサを配線の側部に備えたメタル下層間に本発明を適用した例について示す断面図である。

【図9】本実施例のプラズマ表面改質処理に用いた陽極結合方式の平行平板型のプラズマ装置を示す側面図である。

【図10】本実施例に係る、成膜した High O_3 /TEOS CVD SiO_2 膜の状態を示す写真である。

【図11】従来の技術に係る SiO_2 膜あるいは Si_3N_4 膜の表面上に High O_3 /TEOS CVD SiO_2 膜を成膜した場合の異常成長を示す断面図である。

【図12】従来の技術に係る下地表面改質方法を示す断面図（その1）である。

【図13】従来の技術に係る下地表面改質方法を示す断面図（その2）である。

【図14】従来の技術に係る下地表面改質方法を示す断面図（その3）である。

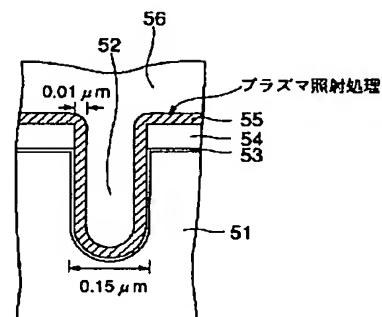
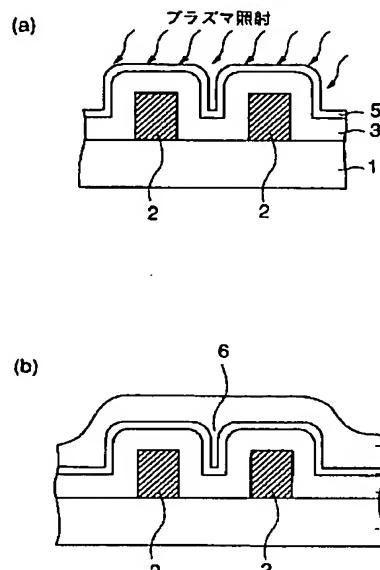
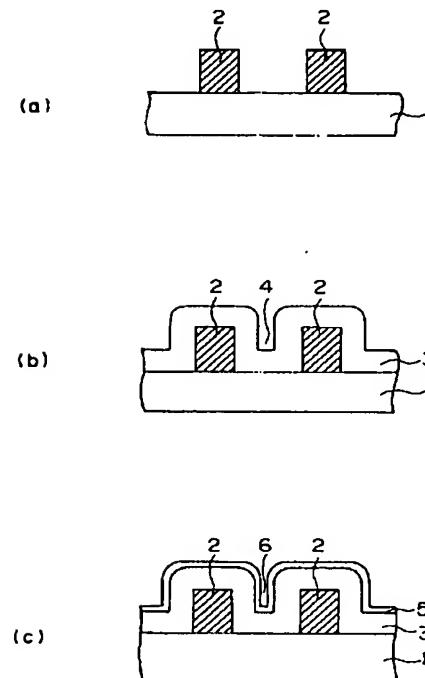
【符号の説明】

1 シリコンウエハ（基板）、

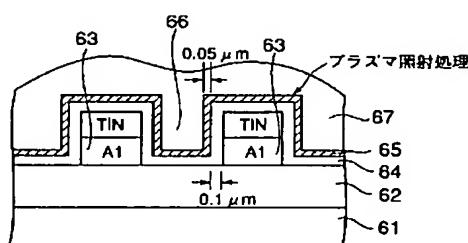
2 配線（基板）、

- 3 Si_3N_4 膜（基板）、
 4, 6 溝（凹部）、
 5 Low O_3 /TEOS CVD SiO_2 膜（下地絶縁膜）、
 7 High O_3 /TEOS CVD SiO_2 膜（絶縁膜）、
 51 61 71 81 シリコンウエハ（基板）、
 52 トレンチ溝（凹部）、
 53, 62, 72, 82 SiO_2 膜（基板）、
 54 Si_3N_4 膜（基板）、
 55, 65, 75, 85 Low O_3 /TEOS CVD SiO_2 膜（下地絶縁膜）、
 56, 67, 76, 87 High O_3 /TEOS CVD SiO_2 膜（絶縁膜）、
 63, 73 配線（基板）、
 64 プラズマ SiO_2 膜（基板）、
 66, 74, 86 溝（凹部）、
 84 サイドウォールスペーサ（基板）。

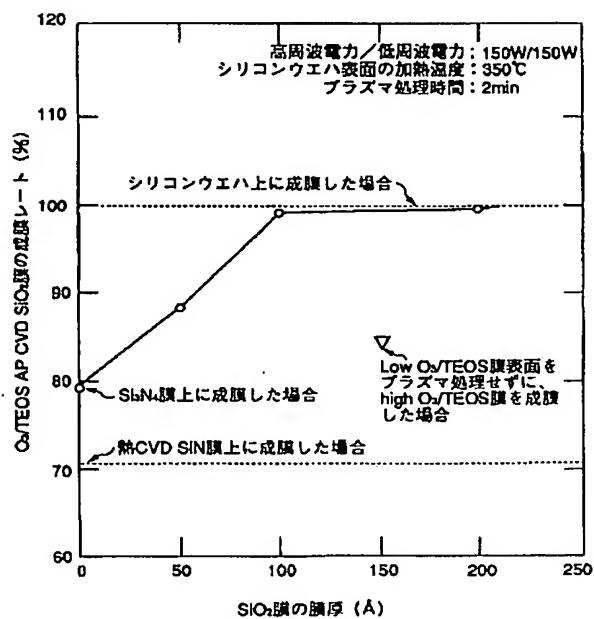
【図1】



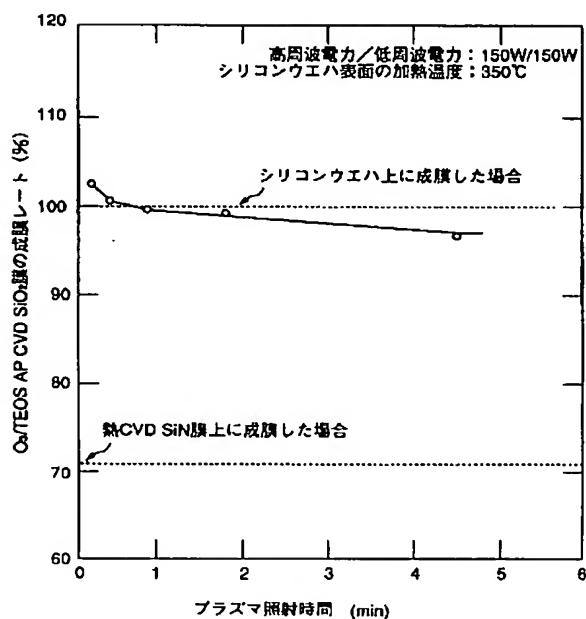
【図2】



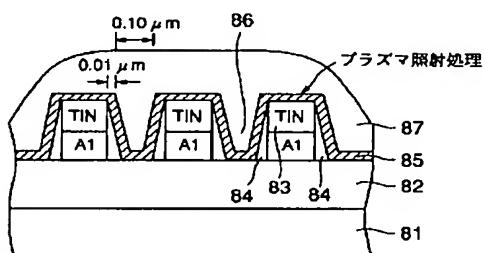
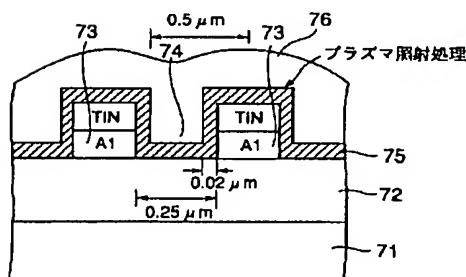
【図3】



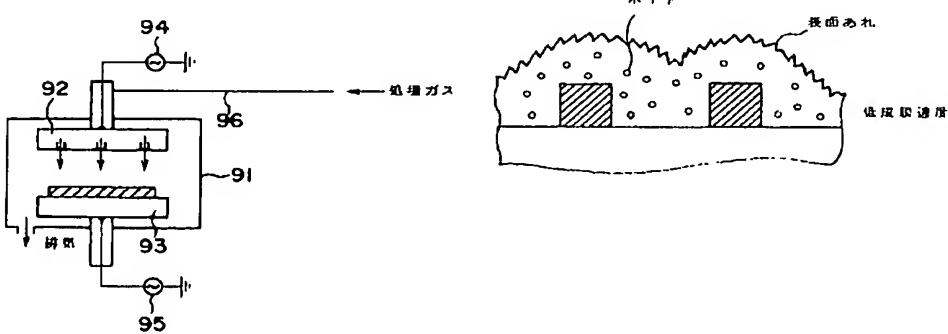
【図4】



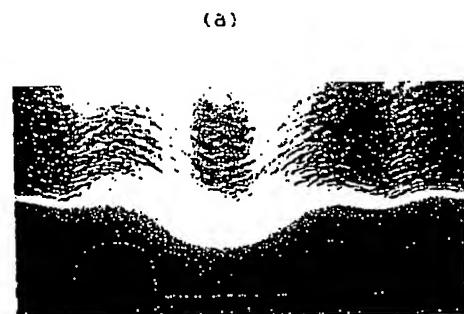
【図7】



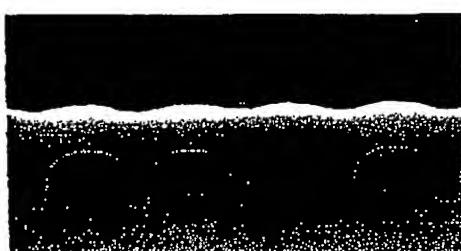
【図11】



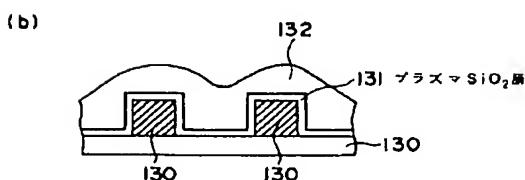
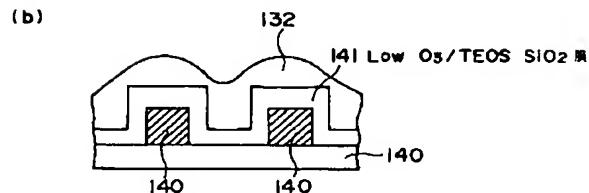
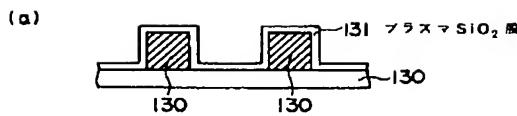
【図10】



(b)



【図13】



【特許請求の範囲】

【請求項1】 成膜前に、基板上に膜厚10nm以上、100nm未満の下地絶縁膜を形成し、該下地絶縁膜の表面をプラズマガスに曝して表面改質することを特徴とする下地表面改質方法。

【請求項2】 前記基板は凹部領域を有することを特徴

【手続補正書】

【提出日】 平成11年3月23日

【手続補正1】

【補正対象書類名】 明細書

【補正対象項目名】 特許請求の範囲

【補正方法】 変更

【補正内容】

とする請求項1に記載の下地表面改質方法。

【請求項3】 前記凹部領域は、前記基板に形成された溝であり、又は絶縁層上に形成された配線層間の凹部であることを特徴とする請求項2に記載の下地表面改質方法。

【請求項4】 前記基板の表面にシリコン酸化膜又はシリコン空化膜が露出していることを特徴とする請求項1乃至3のいずれかに記載の下地表面改質方法。

【請求項5】 前記下地絶縁膜はシリコン酸化膜、PSG膜、BSC膜又はBPSG膜のうちいずれかであることを特徴とする請求項1乃至4のいずれかに記載の下地表面改質方法。

【請求項6】 前記シリコン酸化膜、PSG膜、BSC膜又はBPSG膜はテトラエチルオルソシリケートとオゾン含有ガスとを含む混合ガスを反応させて形成したものであることを特徴とする請求項5に記載の下地表面改質方法。

【請求項7】 前記オゾン含有ガスは酸素中のオゾン濃度が0.1%以上、1%以下であることを特徴とする請求項6に記載の下地表面改質方法。

【請求項8】 前記シリコン酸化膜は、 SiH_2Cl_2 と N_2O とを反応させて形成したものであることを特徴とする請求項5に記載の下地表面改質方法。

【請求項9】 前記シリコン酸化膜はテトラエチルオルソシリケートと酸素とを反応させて形成したものであることを特徴とする請求項5に記載の下地表面改質方法。

【請求項10】 前記下地絶縁膜の表面をプラズマガスに曝している間、前記基板を加熱することを特徴とする請求項1乃至9のいずれかに記載の下地表面改質方法。

【請求項11】 前記基板加熱の温度は室温以上であることを特徴とする請求項10に記載の下地表面改質方法。

【請求項12】 前記基板加熱の温度は、100°C以上、400°C以下の範囲にあることを特徴とする請求項11に記載の下地表面改質方法。

【請求項13】 前記プラズマガスは、少なくとも NH_3 、He、Ar、 O_2 又は N_2O のうちいずれかを用いて生成されたものであることを特徴とする請求項1乃至12のいずれかに記載の下地表面改質方法。

【請求項14】 請求項1乃至請求項13に記載の下地表面改質方法により下地絶縁膜表面の改質を行った後に、前記下地絶縁膜の上に絶縁膜を形成することを特徴とする半導体装置の製造方法。

【請求項15】 前記絶縁膜は、酸素中のオゾン濃度が4%以上であるオゾン含有ガスとテトラエチルオルソシリケートとを反応させて形成したシリコン酸化膜であることを特徴とする請求項14に記載の半導体装置の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正内容】

【0011】

【課題を解決するための手段】上記課題を解決するために、請求項1記載の発明は、下地表面改質方法に係り、成膜前に、基板上に膜厚10nm以上、100nm未満の下地絶縁膜を形成し、該下地絶縁膜の表面をプラズマガスに曝して表面改質することを特徴としている。また、前記基板は、凹部領域、例えば基板に形成された溝、又は絶縁層上に形成された配線層間の凹部を有することを特徴としている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正内容】

【0012】また、前記下地絶縁膜はシリコン酸化膜、PSG膜、BSC膜又はBPSG膜のうちいずれかであることを特徴としている。これらの絶縁膜はテトラエチルオルソシリケートとオゾン含有ガスとを含む混合ガスを反応させて形成したものであり、オゾン含有ガスは酸素中のオゾン濃度が0.1%以上、1%以下であることを特徴としている。さらに、前記プラズマガスは、少なくとも NH_3 、He、Ar、 O_2 又は N_2O のうちいずれかを用いて生成されたものであることを特徴としている。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】以下に、本発明の作用・効果について説明する。本発明の下地表面改質方法によれば、成膜前に、基板上に膜厚10nm以上、100nm未満の下地絶縁膜を形成し、該下地絶縁膜の表面をプラズマガスに曝して表面改質している。成膜前に、基板上に下地絶縁膜を形成しているので、基板表面の状態によらずに基板の表面依存性の影響を回避することができる。さらに、下地絶縁膜の表面をプラズマ照射しているため、下地絶縁膜の表面を改質することができる。この場合、品種ごとに異なる表面状態を有すると考えられる基板の表面そのものではなくて基板表面に形成した下地絶縁膜の表面を改質すればよいため、共通化、標準化した表面改質方法を得ることができる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正内容】

【0015】これにより、下地絶縁膜上に成膜する場合、下地絶縁膜の表面が改質されているため、下地表面の影響を受けずに下地絶縁膜上に絶縁膜等を成膜することができる。また、従来、下地絶縁膜の膜厚が100nm未満だとその下地絶縁膜上に成膜する際、下地絶縁膜の膜厚が薄いため、下地絶縁膜のさらに下の基板表面の影響を受けて成膜異常を生じる恐れがあったが、下地絶縁膜の表面をプラズマ照射しているため、下地絶縁膜の膜質が緻密になり、下地絶縁膜の膜厚を薄くしても基板の表面依存性の影響を受けなくすることができることがわかった。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正内容】

【0018】さらに、本発明の半導体装置の製造方法によれば、絶縁膜の成膜前に、基板上に膜厚10nm以上、100nm未満の薄い下地絶縁膜を成膜した後、プラズマ照射により、下地絶縁膜表面を改質し、その上に絶縁膜を成膜している。このため、下地絶縁膜の膜厚の倍程度の幅の狭いかつ深い溝等（例えば、トレンチ溝、メタル配線層間、メタル下層間など）を有する基板へも適用でき、かつ基板の表面依存性の影響を受けずに、膜質のよい絶縁膜を成膜することができる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】特に、0.1以上、1%以下の低濃度オゾンを含むオゾン含有ガスとTEOSを用いて下地絶縁膜を形成し、改質された下地絶縁膜上に4%以上の高濃度オゾンを含むオゾン含有ガスとTEOSを用いて絶縁膜を形成した場合には、下地絶縁膜と絶縁膜との成膜上の適合性が非常に良く、好ましい組み合わせである。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0054

【補正方法】変更

【補正内容】

【0054】

【発明の効果】以上のように、本発明の下地表面改質方法によれば、成膜前に、基板上に膜厚10nm以上、100nm未満の下地絶縁膜を形成し、さらに下地絶縁膜の表面にプラズマ照射して表面改質している。成膜前に、基板上に下地絶縁膜を形成しているので、基板表面の状態によらずに基板の表面依存性の影響を回避することができる。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0056

【補正方法】変更

【補正内容】

【0056】また、下地絶縁膜の表面にプラズマ照射しているため、下地絶縁膜の膜質が緻密になり、下地絶縁膜の膜厚を100nm未満と薄くしても基板の表面依存性の影響を受けないようにすることができる。従って、非常に狭い幅の凹部領域を有する基板への下地絶縁膜の形成が可能となる。特に低濃度オゾンを含むオゾン含有ガスとTEOSとを用いて非常に狭い幅の凹部領域を有する基板表面に下地絶縁膜を成膜した場合、平坦性、ステップリカバリッジ性、埋め込み性が優れ、しかも緻密性が高い下地絶縁膜が得られる。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0057

【補正方法】変更

【補正内容】

【0057】さらに、本発明の半導体装置の製造方法によれば、絶縁膜の成膜前に、基板上に膜厚10以上、100nm未満の下地絶縁膜を成膜した後、プラズマ照射により下地絶縁膜表面を改質し、その上に絶縁膜を成膜している。このため、微細かつ深い溝等を有する基板へも適用でき、かつ基板の表面依存性の影響を受けずに、膜質のよい絶縁膜を成膜することができる。特に0.1～1%の低濃度オゾンを含むオゾン含有ガスとTEOSを用いて下地絶縁膜を形成して改質した後、改質された下地絶縁膜上に4%以上の高濃度オゾンを含むオゾン含有ガスとTEOSを用いて絶縁膜を形成した場合には、下地絶縁膜と絶縁膜との成膜上の適合性が非常に良く、好ましい組み合わせである。